MPQ6526

带串行输入控制的
六通道半桥电机驱动
支持 AEC-Q100 汽车认证

描述

MPQ6526 是一款集成功率 MOSFETs 的六通道 1/2H 桥，DMOS 输出驱动器，可驱动多达 6 个不同负载。

六个半桥可通过标准串行数据接口分别独立控制，并具有各种诊断功能。MPQ6526 在待机模式下具有非常低的静态电流，应用场合非常广泛。

全方位保护包括短路保护（SCP）、欠压保护（UVP）和过温保护。

MPQ6526 最大限度地减少了现有标准外部元器件的使用，采用 QFN-24 (4mmx4mm) 和 QFN-24 (5mmx5mm) 封装。

特性

- 输出电流高达 0.9A
- 总最大电流为 2.4A（所有输出组合）
- 25°C 条件下，$R_{DS(ON)}$ (HS + LS) 通常为 1.1Ω，150°C 条件下，其最大值为 2Ω
- 待机模式下，全温度范围，具有极低的静态电流 I_{VS} < 6μA
- 输出短路保护
- 过温保护和预警
- 欠压保护（UVP）
- 串行数据接口
- 各种诊断功能：输出短路、负载开路、过温和欠压
- 故障输出标记
- 菊花链可能性
- 串行接口时钟频率高达 3MHz，可兼容 5V 电压
- 采用 QFN-24 (4mmx4mm) 和 QFN-24 (5mmx5mm) 封装
- 采用侧面镀锡的 QFN-24 (5mmx5mm) 封装
- 支持 AEC-Q100 1 级汽车认证

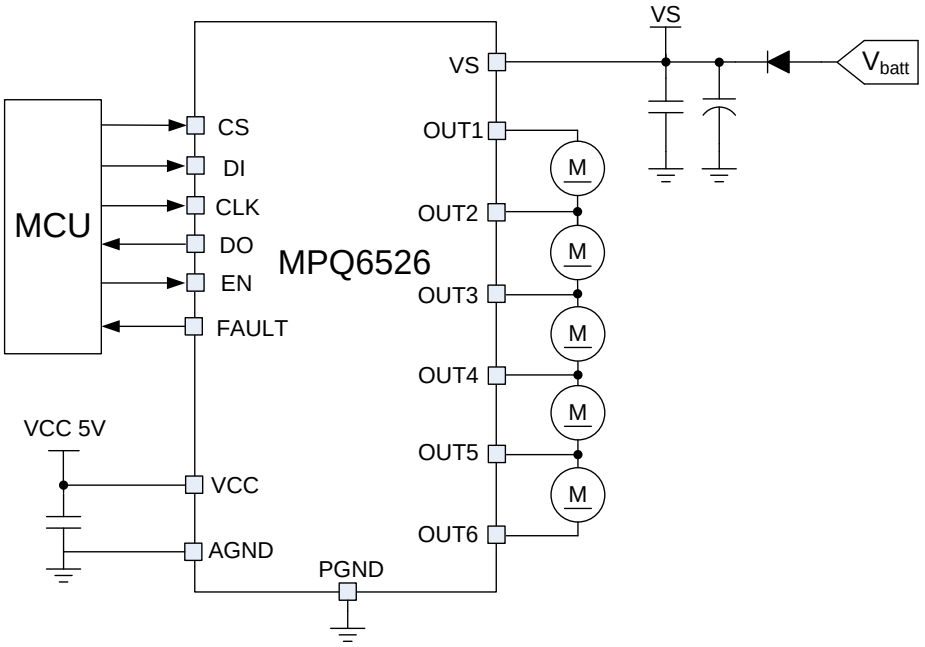
应用

- 在汽车和工业应用中驱动各种负载
- 直流电机

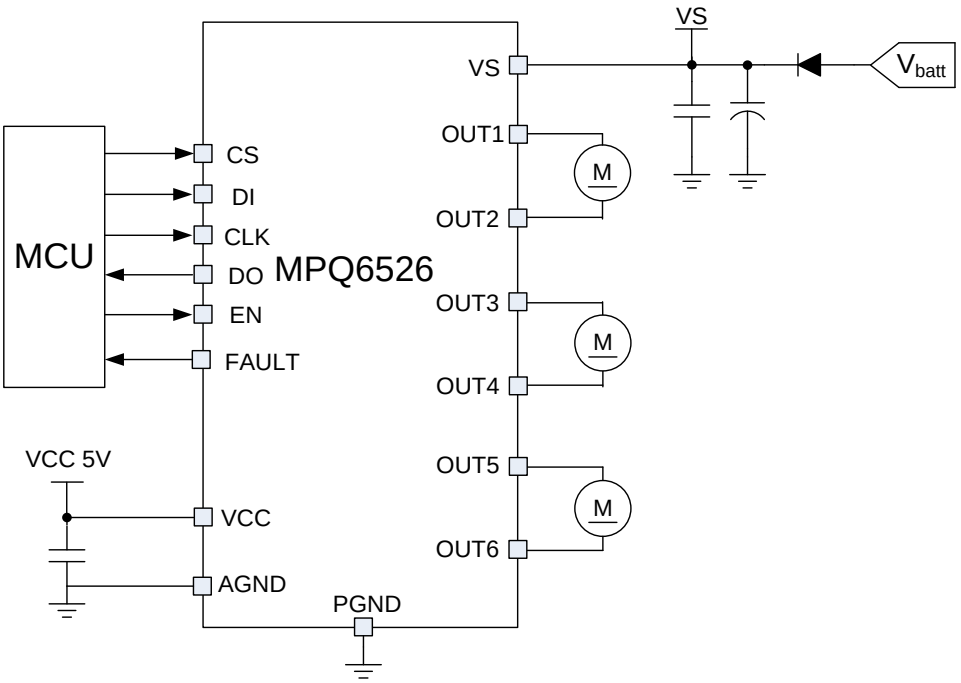
所有MPS芯片都保证无铅，无卤素，并且遵守RoHS规范。如需要查询具体芯片环保等级，请访问MPS官网之质量保证“MPS”和“The Future of Analog IC Technology”是MPS的注册商标。

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

典型应用



串行负载配置



并行负载配置（独立电机工作）

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

订购信息

产品型号*	封装	顶标
MPQ6526GR-AEC1	QFN-24 (4mmx4mm)	*见下文*
MPQ6526GU-AEC1	QFN-24 (5mmx5mm)	*见下文*
MPQ6526GUE-AEC1**	QFN-24 (5mmx5mm)	*见下文*

*对于编带和卷盘，请添加后缀–Z（例如 MPQ6526GR-AEC1–Z）

** 侧面镀锡

顶标 (MPQ6526GR-AEC1)

MPSYWW
MP6526
LLLLLL

MPS: MPS 前缀
Y: 年份代码
WW: 周代码
MP6526: MPQ6526GR-AEC1产品代码
LLLLLL: 批次号

顶标 (MPQ6526GU-AEC1)

MPSYYWW
MP6526
LLLLLLL

MPS: MPS 前缀
YY: 年份代码
WW: 周代码
MP6526: MPQ6526GU-AEC1产品代码
LLLLLLL: 批次号

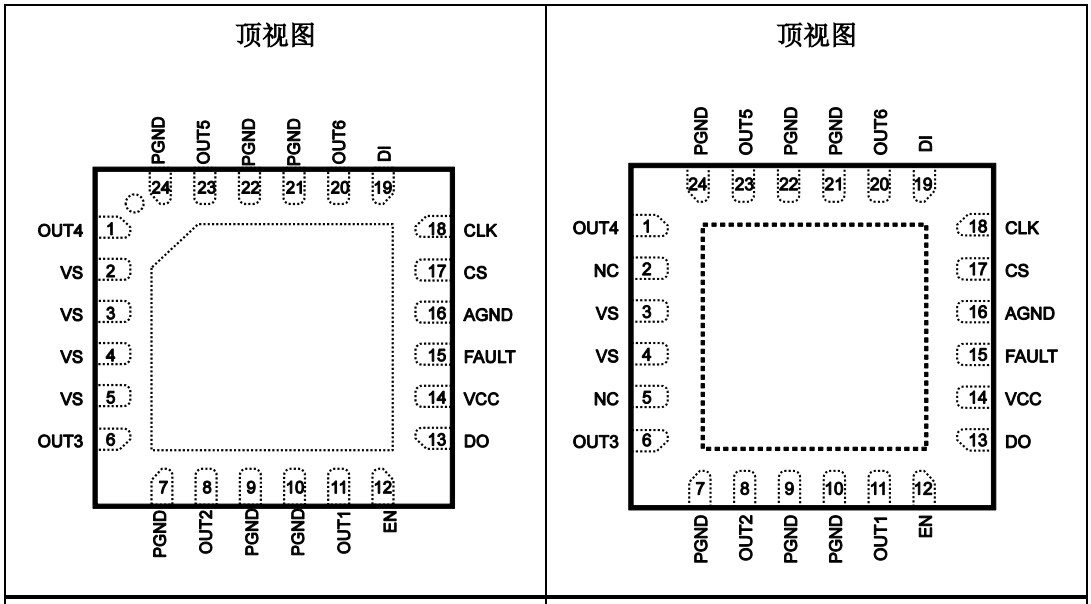
顶标 (MPQ6526GUE-AEC1)

MPSYYWW
MP6526
LLLLLLL
E

MPS: MPS 前缀
YY: 年份代码
WW: 周代码
MP6526: MPQ6526GUE-AEC1产品代码
LLLLLLL:批次号
E:侧面镀锡

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

参考封装



QFN-24 (4mmx4mm)	QFN-24 (5mmx5mm)

绝对最大额定值[1]

供电电压(V_{VS}) 40V
逻辑供电电压(V_{VCC})..... -0.3 至 +6.5V
逻辑输入电压 ..... -0.3 至 V_{VCC} + 0.3V
逻辑输出电压 ..... -0.3 至 V_{VCC} + 0.3V
所有其他引脚电压 ..... -0.3 至 +6.5V
连续功耗 ..... (T_A = +25°C) [2]
QFN-24 (4mmx4mm).....3W
QFN-24 (5mmx5mm).....3.5W
结温 .....150°C
焊接温度 .....260°C
存储温度 .....-60°C 至 150°C

ESD 敏感性 [3]

人体放电模型(HBM).....2kV
机器放电模型 (MM) 200V
带电器件放电模型 (CDM).....750V

推荐工作条件 [4]

供电电压(V_{VS})..... 7V 至 28V
逻辑供电电压(V_{VCC}).....4.75V 至 5.25V
工作结温 (T_J) ..... -40°C 至 +150°C

热阻 [5]

	θ_{JA}	θ_{JC}	
QFN-24 (4mmx4mm)	42.....	9	°C/W
QFN-24 (5mmx5mm)	36.....	8	°C/W

注：
1) 超过这些限定值可能会损坏芯片。
2) 最大允许功耗是最大结温 T_J (MAX)、结温-环境热阻 θ_{JA} 和环境温度 T_A 的函数。任何环境温度下允许的最大连续功耗由 P_D (MAX) = (T_J (MAX)-T_A)/θ_{JA} 计算。超过最大允许功耗会使芯片温度过高，导致稳压器进入热关断状态。内部热关断电路保护芯片免受永久性损坏。
3) 该器件为 ESD 敏感性器件，建议采取防静电保护措施。
4) 设备不能保证在其工作条件之外运行。
5) 上述数据是在 JESD51-7（4 层板）上测量所得。

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

电气特性

除非另外说明，典型值皆在 7V < V_{VS} < 28V, V_{VCC} = 5V, T_J = -40°C 至 +125°C 条件下测试得出。

参数	符号	条件	最小值	典型值	最大值	单位
工作供电电流（VS）	I_{VS}	V_{VS} < 28V 正常工作，所有输出关闭		2.6	6	mA
		V_{VS} < 28V 正常工作，所有输出下管开启，空载		2.7	6	
		V_{VS} < 28V 正常工作，所有输出上管开启，空载		2.75	6	
工作供电电流（VCC）	I_{VCC}	4.75V < V_{VCC} < 5.25V，正常工作		67	90	μA
静态电流（VS）	I_{VS}	V_{VS} = 28V, V_{VCC} = 0V 或 V_{VCC} = 5V, EN = 低电平，或 V_{VCC} = 5V, SE 位 = 低电平，输出引脚接至 VS 和 GND		1.8	6	μA
静态电流（VCC）	I_{VCC}	4.75V < V_{VCC} < 5.25V, EN 或 SE 位 = 低电平		23	35	μA
放电电流（VS）	I_{VS}	V_{VS} = 40V, EN = 低电平			3	mA
内部振荡器频率	f_{OSC}		85	120	166	kHz
上电复位阈值	V_{VCC}		2.3	2.6	3.0	V
上电复位延迟		在 V_{VCC} 开关接通之后	30	100	190	μs
欠压锁定阈值上升			5.5		6.5	V
欠压锁定阈值迟滞				0.6		V
欠压锁定延迟时间			7	14	23	ms
输出规格						
HS + LS 开关导通电阻	RDS(ON)	T_J = -40°C 至 +125°C		1.1	1.7	Ω
		T_J = +150°C (6)			2	Ω
感应关断能量 (7)					15	mJ
过流限值	IOCP		1	1.3	1.8	A
过流关断延迟时间		Bit14 (SCT) = low 低电平, V_{VS} = 13V	0.1	0.21	0.3	ms
		Bit14 (SCT) = high 高电平, V_{VS} = 13V	0.28	0.53	0.72	
负载开路检测电流		Bit13 (OLD) = low 低电平，输出关闭	1.4	1.9	2.4	mA
输出开启/关闭延迟		V_{VS} = 13V, R_{LOAD} = 50Ω			60	μs
OUTx 上升时间		V_{VS} = 13V, 10% 至 90% V_{OUT}, R_{LOAD} = 50Ω	2	20	50	μs
OUTx 下降时间		V_{VS} = 13V, 10% 至 90% V_{OUT}, R_{LOAD} = 50Ω	2	20	45	μs
死区时间		V_{VS} =13V, R_{LOAD} = 50Ω	2			μs
EN 输入						
EN 低电平阈值					0.8	V
EN 高电平阈值			3	1.7		V
EN 输入下拉电流		V_{EN} = V_{VCC}	10		80	μA

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

电气特性*（续表）*

除非另外说明，以下皆在 7V < V_{VS} < 28V, V_{VCC} = 5V, T_J = 25°C 条件下测试得出。

参数	符号	条件	最小值	典型值	最大值	单位
热关断和热预警 (7)						
热预警阈值			120	145	170	°C
热预警迟滞				15		°C
热关断阈值			150	175	200	°C
热关断迟滞				15		°C
比热关断/热预警			1.05	1.2		

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

串行接口时序电气特性 (7)

除非另外说明，以下皆在 7V < V_{VS} < 28V, V_{VCC} = 5V, T_J = -40°C 至 +125°C 条件下测试得出。

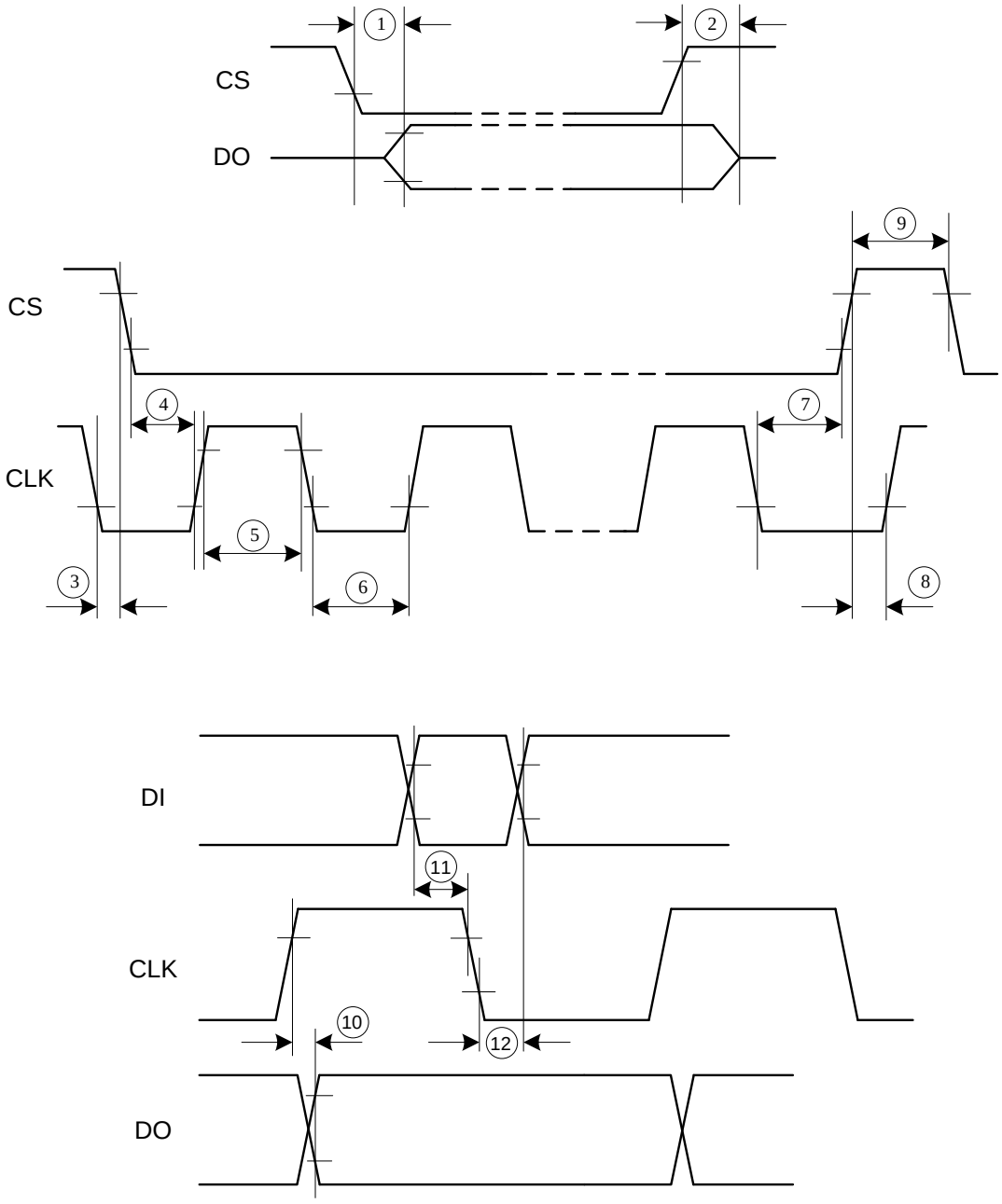
参数	符号	条件	最小值	典型值	最大值	单位
逻辑输入（DI, CLK, CS）						
输入低电平阈值					0.3 x V_{VCC}	V
输入高电平阈值			0.7 x V_{VCC}			V
DI,CLK 下拉电流		V_{DI}, V_{CLK} = V_{VCC}	2		50	μA
CS 上拉电流		V_{CS} = 0V	2		50	μA
逻辑输出（DO）						
输出低电平					0.5	V
输出高电平			V_{VCC} - 0.7V			V
漏电流（三态）		0V < V_{DO} < V_{VCC}, V_{CS} = V_{VCC}	-10		10	μA
时序特性						
CS 下降沿之后启用 DO	T_1	C_{DO} = 100pF			200	ns
CS 上升沿之后禁用 DO	T_2	C_{DO} = 100pF			200	ns
DO 下降/上升时间		C_{DO} = 100pF			100	ns
DO 有效时间	T_{10}	C_{DO} = 100pF			200	ns
CS 建立时间（由高电平至低电平）	T_4		150			ns
CS 建立时间（由低电平至高电平）	T_8		150			ns
CS 高电平时间	T_9	Bit14 (SCT) = high 高电平	0.75			ms
		Bit14 (SCT) = low 低电平	0.3			ms
CLK 高电平时间	T_5		150			ns
CLK 低电平时间	T_6		150			ns
CLK 周期时间			333			ns
CLK 建立时间（由高电平至低电平）	T_7		150			ns
CLK 建立时间（由低电平至高电平）	T_3		150			ns
DI 建立时间	T_{11}		26			ns
DI 保持时间	T_{12}		26			ns

NOTES:注：

6) 由特性化测试保证，未经生产批量检验。
7) 未经生产批量检验，由设计规定。

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

串行接口时序图



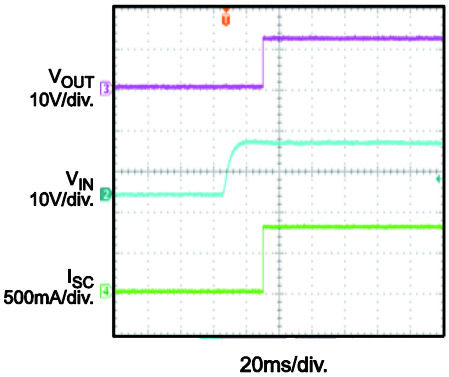
Inputs DI, CLK, CS: High Level = 0.7 x Vcc, Low Level = 0.3 x Vcc
Output DO: High Level = 0.8 x Vcc, Low Level = 0.2 x Vcc

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

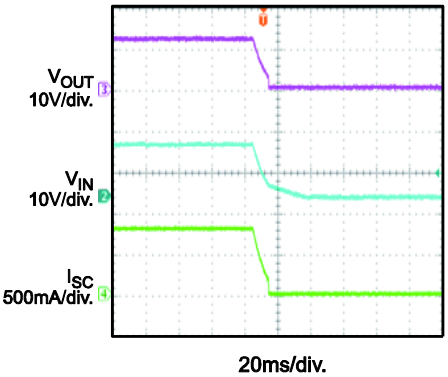
典型性能特性

除非另外说明，以下皆在 V_{VS} = 13V, V_{VCC} = 5V, T_A = 25°C 条件下测试得出。

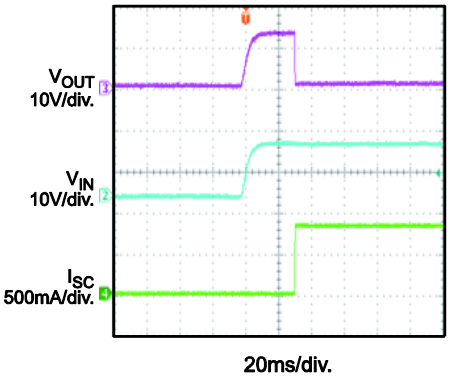
VS Power Start-Up
HS On, I_{OUT}=800mA



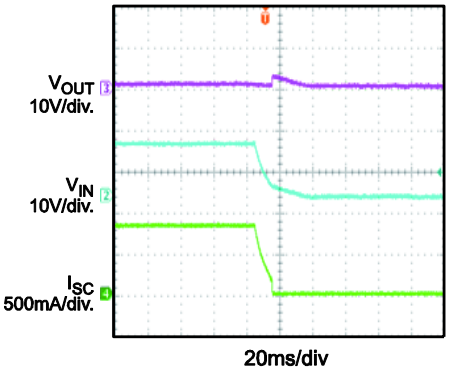
VS Power Shutdown
HS On, I_{OUT}=800mA



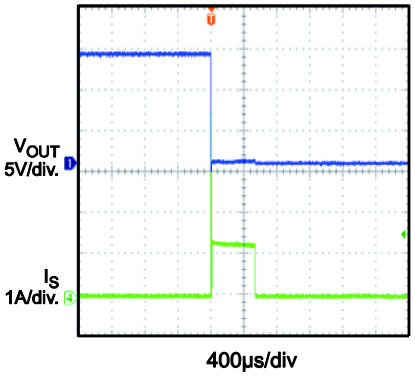
VS Power Start-Up
LS On, I_{OUT}=800mA



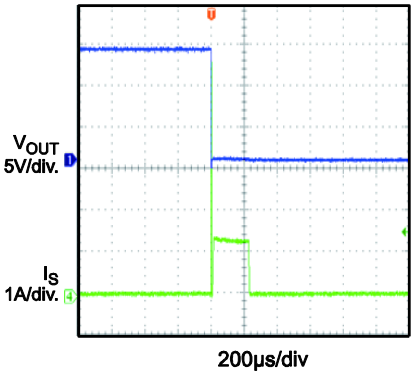
VS Power Shutdown
LS On, I_{OUT}=800mA



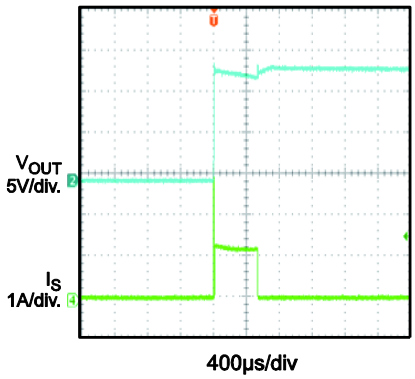
SCP
HS On, SCT=1, OUT Short to GND



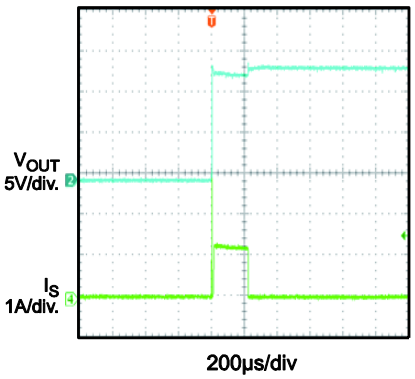
SCP
HS On, SCT=0, OUT Short to GND



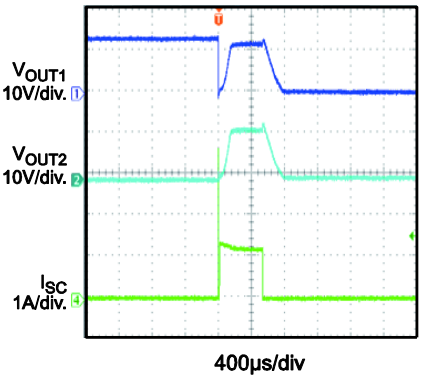
SCP
LS On, SCT=1, OUT Short to V_S



SCP
LS On, SCT=0, OUT Short to V_S



SCP
SCT=1, OUT1 short to OUT2



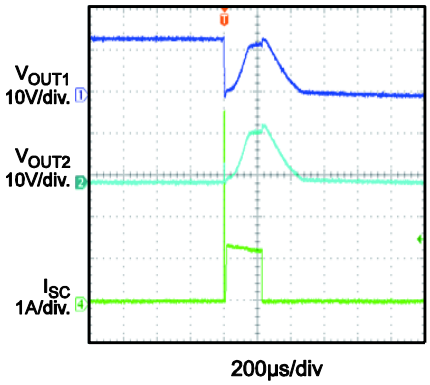
MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

典型性能特性*（续表）*

除非另外说明，以下皆在 V_{VS} = 13V, V_{VCC} = 5V, T_A = 25°C 条件下测试得出。

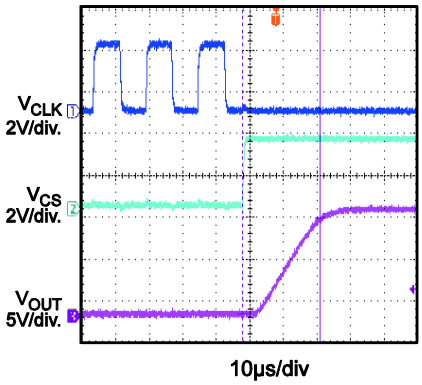
SCP

SCT=0, OUT1 short to OUT2



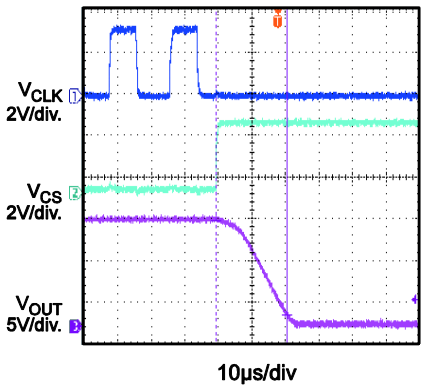
Output Delay Time

HS ON



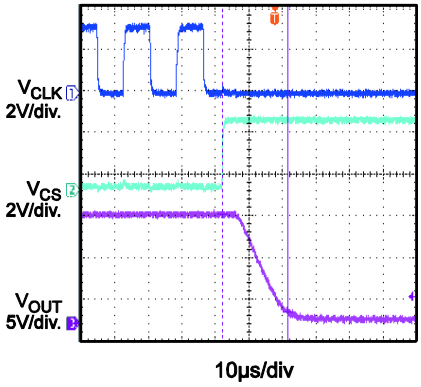
Output Delay Time

HS OFF



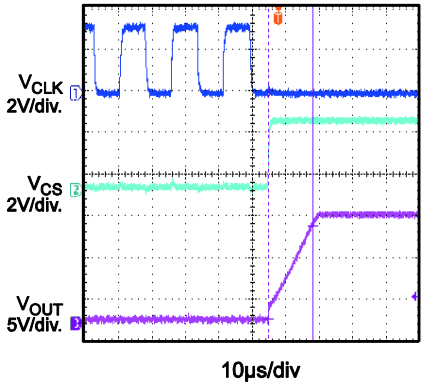
Output Delay Time

LS ON



Output Delay Time

LS OFF



MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

引脚功能

QFN-24 4x4 引脚 #	QFN-24 5x5 引脚 #	名称	描述
1	1	OUT4	**半桥输出 4**
2, 3, 4, 5	3, 4	VS	**电源供电**
6	6	OUT3	**半桥输出 3**
7, 9, 10, 21, 22, 24	7, 9, 10, 21, 22, 24	PGND	**功率地**
8	8	OUT2	**半桥输出 2**
11	11	OUT1	**半桥输出 1**
12	12	EN	**使能。**待机模式下驱动EN低电平。正常工作时驱动EN高电平。
13	13	DO	**串行数据输出。**
14	14	VCC	**逻辑电源电压。**
15	15	FAULT	**故障输出。**故障（FAULT）时有低电平输出表示IC检测到过温或过流情况。这种输出为漏级开路。
16	16	AGND	**模拟地。**
17	17	CS	**芯片选择输入。**
18	18	CLK	**串行时钟输入。**
19	19	DI	**串行数据输入。**
20	20	OUT6	**半桥输出 6。**
23	23	OUT5	**半桥输出 5。**
-	2, 5	NC	**无连接。**

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

功能框图

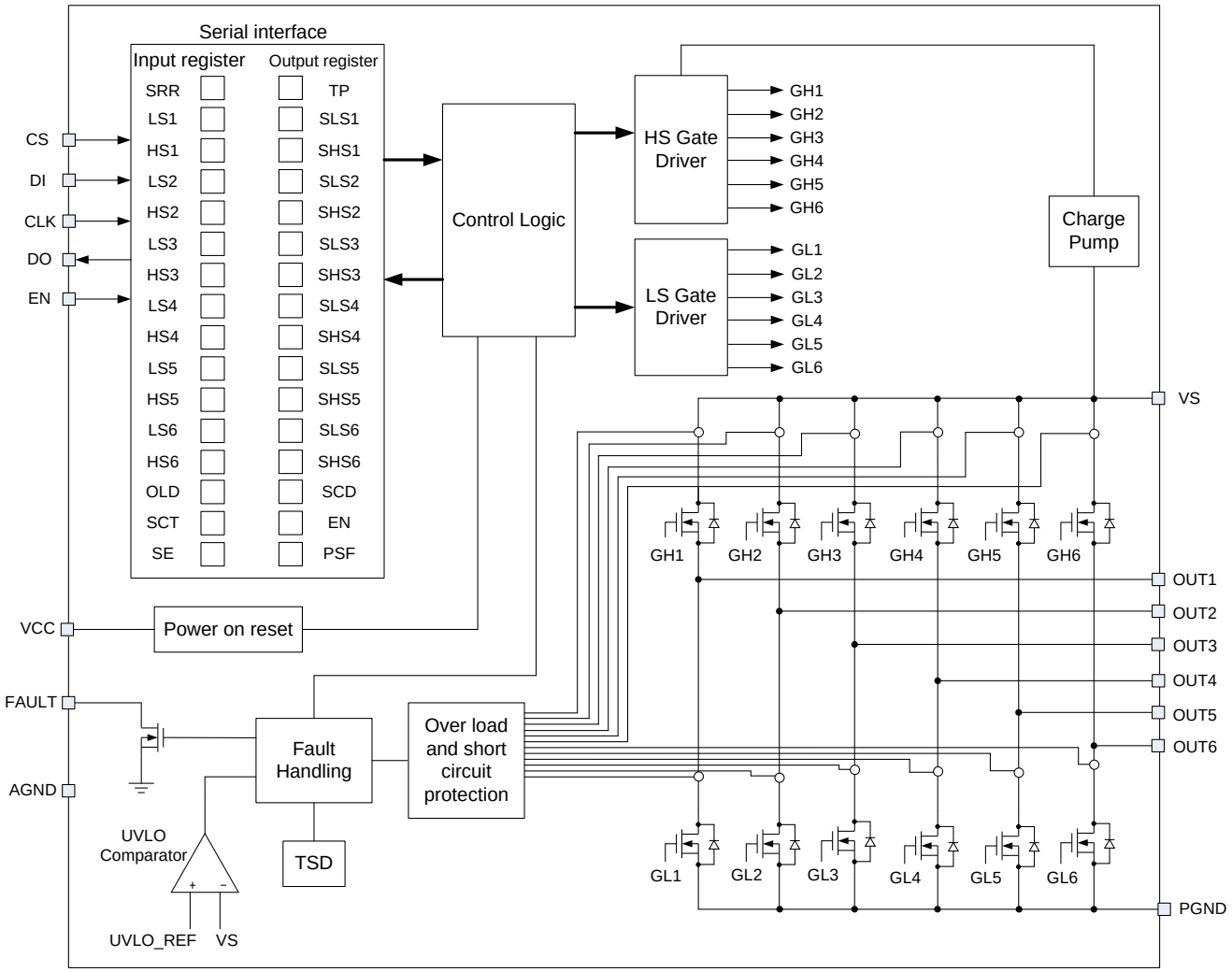


图 1：功能框图

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

运行原理

MPQ6526 是一款六通道半桥电机驱动芯片，可驱动多达 6 个不同负载，通过标准串行数据接口来分别控制高端或低端 MOSFETs。

串行接口

在 CS 信号下降沿后，数据开始传送（见图 2）。在 CS 信号上升沿后，新的输入数据开始执行命令。数据必须出现在与 CLK 同步的 DI 上，并且在 CLK 信号下降沿时被接收。务必首先传输 LSB（0 位, SRR）。

CS 下降沿后 DO 输出数据。在 CLK 上升沿时输出数据更换状态，然后保持稳定直至下一个 CLK 上升沿出现。当 CS 高电平时，DO 处于高阻状态。同样 DO 也是 LSB（bit0, TP）首先被传输。

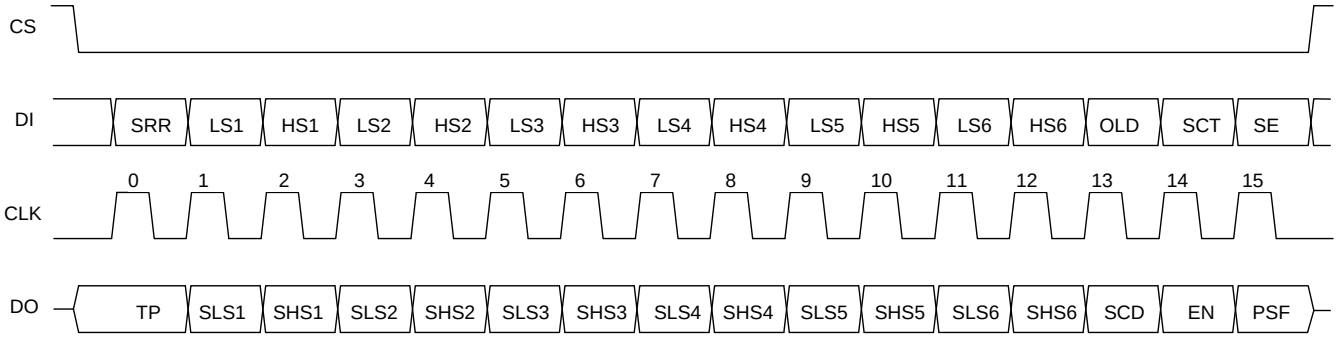


图 2：数据传输

表 1：输入数据协议

位	输入寄存器	功能
0	SRR	状态寄存器复位（高电平=复位；输出寄存器中的 PSF 位，SCD 和过温关断等故障报告信号被复位为低电平）
1	LS1	输出 LS1 控制（高电平= LS1 开关管导通）
2	HS1	输出 HS1 控制（高电平= HS1 开关管导通）
3	LS2	输出 LS2 控制（高电平=LS2 开关管导通）
4	HS2	输出 HS2 控制（高电平= HS2 开关管导通）
5	LS3	输出 LS3 控制（高电平= LS3 开关管导通）
6	HS3	输出 HS3 控制（高电平= HS3 开关管导通）
7	LS4	输出 LS4 控制（高电平= LS4 开关管导通）
8	HS4	输出 HS4 控制（高电平= HS4 开关管导通）
9	LS5	输出 LS5 控制（高电平= LS5 开关管导通）
10	HS5	输出 HS5 控制（高电平= HS5 开关管导通）
11	LS6	输出 LS6 控制（高电平= LS6 开关管导通）
12	HS6	输出 HS6 控制（高电平= HS6 开关管导通）
13	OLD	负载开路检测（低电平=开启检测）
14	SCT	可编程短路保护延时（高电平/低电平=12ms/1.5ms）。
15	SE	软件使能。低电平=待机，高电平=正常工作（由于数字部分仍通电，所以数据传输不受待机功能影响）。

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

表 2：输出数据协议

位	输入寄存器	功能
0	TP	高温预警：高电平=警告（过温关断请见下方备注）
1	Status LS1	正常工作：高电平= 开关管导通，低电平=开关管关断。负载开路检测：高电平=负载开路，低电平=无负载开路（如果相应输出关闭，则能检测到正确的负载状态）。
2	Status HS1	正常工作：高电平= 开关管导通，低电平=开关管关断。负载开路检测：高电平=负载开路，低电平=无负载开路（如果相应输出关闭，则能检测到正确的负载状态）。。
3	Status LS2	请见 LS1。
4	Status HS2	请见 HS1。
5	Status LS3	请见 LS1。
6	Status HS3	请见 HS1。
7	Status LS4	请见 LS1。
8	Status HS4	请见 HS1。
9	Status LS5	请见 LS1。
10	Status HS5	请见 HS1。
11	Status LS6	请见 LS1。
12	Status HS6	请见 HS1。
13	SCD	短路检测。当至少一个输出被短路情况关断时，设置 SCD 为高电平。
14	EN	使能。EN 由软件使能（输入寄存器中的 SE 位）和硬件使能（EN）控制。低电平=待机，高电平=正常工作。
15	PSF	电源故障。检测引脚 VS 上电压欠压。

注： 0 位到 15 位= 高电平：过温关断。

表 3：输入寄存器上电复位后的状态

Bit15 (SE)	Bit14 (SCT)	Bit13 (OLD)	Bit12 (HS6)	Bit11 (LS6)	Bit10 (HS5)	Bit9 (LS5)	Bit8 (HS4)	Bit7 (LS4)	Bit6 (HS3)	Bit5 (LS3)	Bit4 (HS2)	Bit3 (LS2)	Bit2 (HS1)	Bit1 (LS1)	Bit0 (SRR)
H	H	H	L	L	L	L	L	L	L	L	L	L	L	L	L

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

使能控制（EN）

共有 2 种方法可使能或关闭 MPQ6526：

- 由软件控制：在输入寄存器中设置 SE 位。低电平=待机，高电平=正常工作。
- 硬件使能（EN）：低电平=待机，高电平=正常工作。

这两种情况下，如果设备被禁用，则所有功率级级均关闭，但串行接口仍保持有效。可通过将 SE 位设置为高电平（当 EN=高电平）或将 EN 切换回高电平（当 SE=高电平）的方式来再次激活功率输出级。

负载开路检测

当负载开路检测位（OLD）设置到低电平时，启用负载开路检测。当检测到负载开路时，输出数据寄存器里的相应输出位（LSx 或 HSx）被设为高电平。一旦负载开路故障解除，相应的 DO 位也会被清除，则表示负载开路结束。

测试全桥配置的负载开路分为 2 步骤。第一步，关闭此全桥的所有上管（HSx/HSy）和下管（LSx/LSy）。在这种情况下，两个钳位的电压均被拉低。

第二步，在两个下管关闭的情况下，开通任意一个上管（HSx 或 HSy）。由于直流电机具有相对低的内阻，所以未开通上管的那个半桥的输出电压应该与开通上管的半桥输出相同。所以在负载开路的情况下，则未导通上管的半桥，HS 输出寄存器报告为 0。相反，如果负载正常连接，则未导通上管的半桥，HS 输出寄存器报告为 1。

放电电路

在许多典型的应用中会使用反极性保护二极管（见图 3 中 D1）。然而，这种方法也存在一定的危险性。在关断模式下，IC 只消耗极低的电流（I_{VS}），例如最大为 20μA。供电电压上的任何峰值会逐渐给耦合电容充电。D1 会阻碍电容器通过电源放电。由于静态电流极小，通过 IC 放电也可以忽略不计。这意味着，在长时间处于关闭模式期间，IC 的供应电压可能持续增加，直到超过 40V 的最大工作电压极限，从而损坏 IC。本芯片具有内部一个放电器电路，可避免此种不必要的危险。如果 VS 超过大约 37V 的阈值，则耦合电容经由内部电阻放电，直到 VS 再次低于阈值。

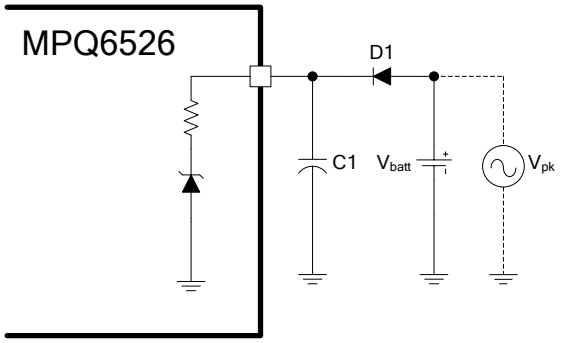


图 3：放电电路的功能原理图

过流保护（OCP）

MPQ6526 具有内部过载和短路保护功能。可测量高低两端的 MOSFETs 电流，如果电流超过电流限，则启动内部定时器。当达到由短路定时器位(SCT)设置的过电流关断延迟时间时，设置短路检测位(SCD)为高，并且关闭此短路半桥输出。通过在输入寄存器中写入高电平到 SRR 位，复位 SCD 位，并重新使能此半桥。

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

热关断和热预警

MPQ6526 中也集成了热监测。如果结温高于热预警阈值，则设置输出寄存器中的温度预警位(TP)为高。当温度低于热预警阈值时，TP 位复位。可以在没有传输完整 16 位数据字的情况下读取 TP 位。在 CS 下降沿后，TP 的状态出现在 DO 上。在微控制器读取该信息之后，CS 可立刻被设置为高电平，在不影响输入和输出寄存器状态的情况下中断数据传输。

如果结温高于热关断阈值，则关闭所有功率管，并且将输出寄存器中的所有位都设置为高电平。当结温已经下降到低于热关断阈值时，并且当高电平已经被写入输入寄存器中的 SRR 位时，立即恢复工作。
注意，0 位到 15 位=高电平，表示过温关断。

电源故障

如果 VS 上的电压低于欠电压锁定（UVLO）阈值电压，则随时启动内部定时器。当 UVLO 持续时间达到设定值时，在输出寄存器中设置电源故障位（PSF），并且关闭所有输出。

当 VS 上升到 UVLO 阈值以上时，立即恢复工作。PSF 位保持高电平，直到被输入寄存器中的 SRR 位复位为止。

故障输出

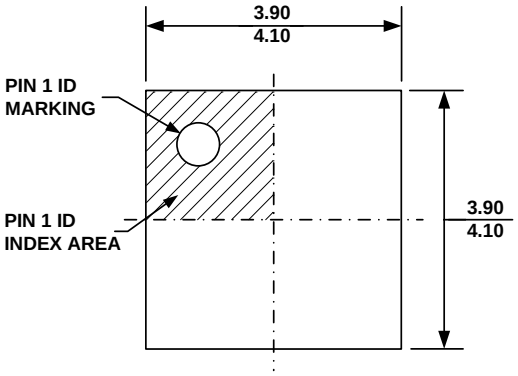
MPQ6526 含有一个开放漏极、低电平有效的故障指示输出（FAULT）。如果过流或热关断被触发，则指示故障。任何通道的故障都会导致 FAULT 被拉低，直至故障排除恢复正常工作。不得对 FAULT 施加 6V 以上的电压。

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

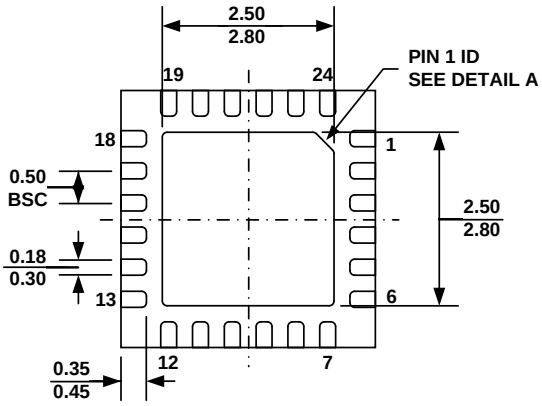
封装信息

QFN-24 (4mmx4mm)

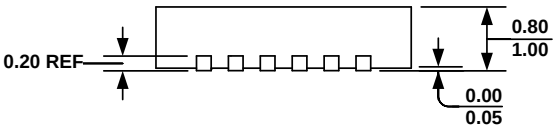
无侧面镀锡



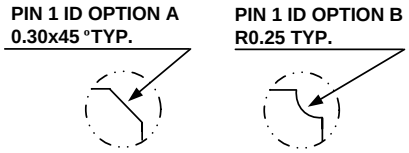
TOP VIEW



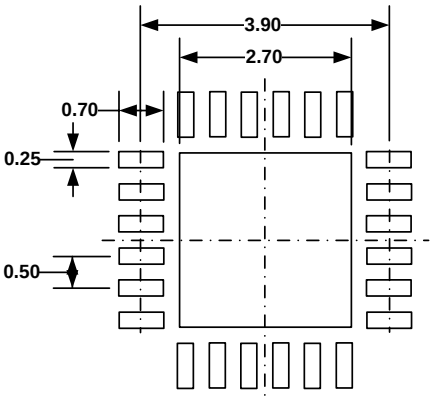
BOTTOM VIEW



SIDE VIEW



DETAIL A



RECOMMENDED LAND PATTERN

NOTE:

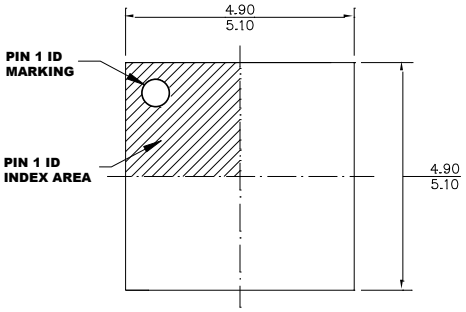
1) ALL DIMENSIONS ARE IN MILLIMETERS.
2) EXPOSED PADDLE SIZE DOES NOT INCLUDE MOLD FLASH.
3) LEAD COPLANARITY SHALL BE 0.10 MILLIMETER MAX.
4) DRAWING CONFIRMS TO JEDEC MO-220, VARIATION VGGD.
5) DRAWING IS NOT TO SCALE.

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

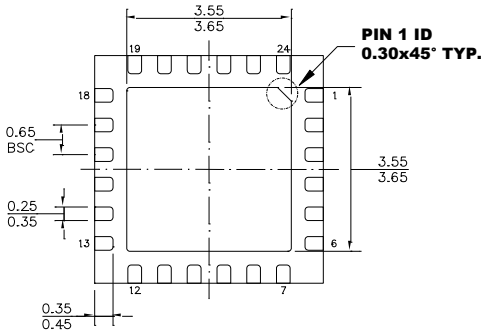
封装信息（续）

QFN-24 (5mmx5mm)

无侧面镀锡

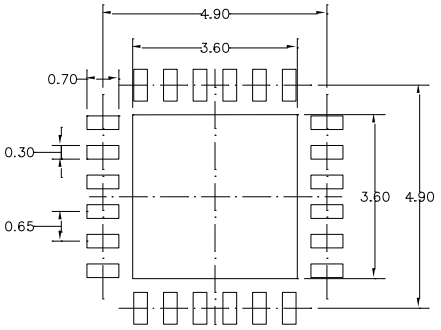


TOP VIEW



BOTTOM VIEW

SIDE VIEW



RECOMMENDED LAND PATTERN

NOTE:

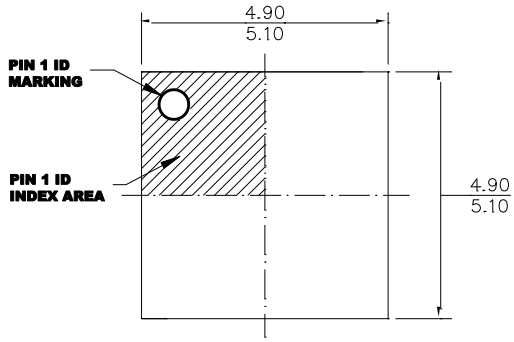
1) ALL DIMENSIONS ARE IN MILLIMETERS.
2) EXPOSED PADDLE SIZE DOES NOT INCLUDE MOLD FLASH.
3) LEAD COPLANARITY SHALL BE 0.10 MILLIMETERS MAX.
4) DRAWING CONFIRMS TO JEDEC MO-220.
5) DRAWING IS NOT TO SCALE.

MPS 专有信息。受专利保护，未经授权，请勿影印及复制。
© 2018 MPS 版权所有。

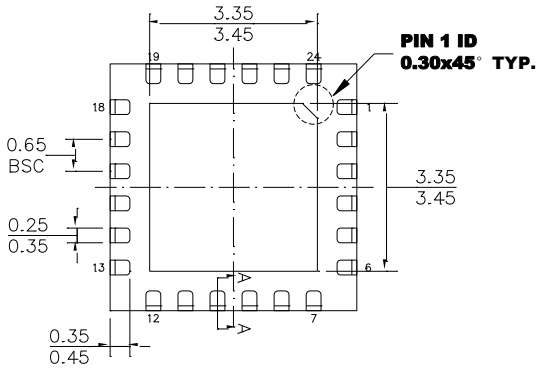
封装信息 *（续表）*

QFN-24 (5mmx5mm)

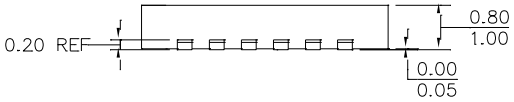
有侧面镀锡



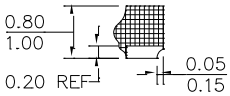
TOP VIEW



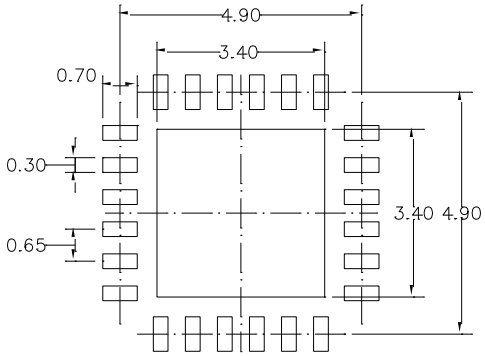
BOTTOM VIEW



SIDE VIEW



SECTION A-A



RECOMMENDED LAND PATTERN

NOTE:

1) THE LEAD SIDE IS WETTABLE.
2) ALL DIMENSIONS ARE IN MILLIMETERS.
3) LEAD COPLANARITY SHALL BE 0.08 MILLIMETERS MAX.
4) DRAWING CONFIRMS TO JEDEC MO-220.
5) DRAWING IS NOT TO SCALE.

注：本文中信息如有变更，不另通知。当前所用规格，请联系 MPS。用户应确保其对 MPS 产品的具体应用不侵犯他人知识产权，MPS 不对此类应用承担任何法律责任。

MPS 专有信息。受专利保护。未经授权，请勿影印及复制。
© 2018 MPS 版权所有。